

官庁出願

特許 (2) 後記号なし

昭和50年 1月 2日

特許庁長官殿

1. 発明の名称 イソフタベンジオリ ヘンテタインソリ  
異質基板上への半導体層  
形成方法

2. 発明者

オナガワケンロウ スガシノビ  
神奈川県須賀市野比1686の34  
安田 幸夫

(ほか0名)

3. 特許出願人

東京都千代田区護国寺1丁目3番1号  
工業技術院長 松本 敬 信

明 細 書

1. 発明の名称

異質基板上への半導体層形成方法

2. 特許請求の範囲

異質基板上に第1層半導体層を成長に十分な温度下で成長形成する工程と、

この第1層半導体層を前記成長に十分な温度よりも高温度下で加熱処理する工程と、

この加熱処理された前記第1層半導体層上にこの第1層半導体層と同質の第2層半導体層を成長形成する工程とを備えてなる異質基板上への半導体層形成方法。

3. 発明の詳細な説明

本発明は、異質基板上に高品質な半導体層を形成する方法に関する。

一般に、異質基板上に半導体層を形成する方法として、気相中における化学反応、熱分解を利用した気相成長法や真空蒸着法、スパッタリング法等が知られている。

そして、異質基板上に半導体層を形成する場合、

⑬ 日本国特許庁

## 公開特許公報

⑪ 特開昭 51-80160

⑬ 公開日 昭51.(1976) 7.13

⑫ 特願昭 50-4676

⑭ 出願日 昭50.(1975) 1.9

審査請求 有 (全3頁)

庁内整理番号 7158 4A

6521 57

6521 57

6603 57

⑮ 日本分類

99(5)A02

99(5)A0

99(5)B15

13(7)D53

⑯ Int.Cl<sup>2</sup>

H01L 21/20

B01J 17/22

基板と半導体層との結晶構造、格子定数等の相異に起因して、形成された半導体層には格子欠陥転位、積層不整、結晶粒界等が多数発生する。

このため、形成された半導体層自身のキャリア移動度が低くなる欠点がある。

この欠点を除去するために、高温度下の一度の成長で半導体層を形成することが試みられているが、この方法によると逆に半導体層表面の平滑度が劣化してしまう。

本発明は、上記点に鑑みてなされたもので、格子欠陥等が少なく、平面平滑で高いキャリア移動度を有する高品質な半導体層を、異質基板上に形成する方法を提供するものである。

以下、本発明を一実施例により説明する。

実施例1-a

成長すべき半導体としてシリコンを選び、これと異質の基板としてスピネル単結晶を選んで成長を行なった。まず、100面スピネル単結晶を用意しこれを温度例えば1000°Cに加熱した。そしてH<sub>2</sub> キャリアガスに対して体積比0.1%のSiH<sub>4</sub>

ガスを含んだガスを前記スピネル単結晶上に導いた。このようにして、成長速度毎分 0.4 ミクロンで、層厚 0.2 ミクロンの第 1 のシリコン単結晶半導体層を前記スピネル単結晶基板上に成長形成した。

次に  $O_2$ 、 $N_2$ 、 $Ar$  ガス等の雰囲気中で  $1150^\circ C$ 、60 分間の加熱処理を行つた。この時加熱温度は前記成長時の温度よりも高温となる如く選択することが可<sup>不</sup>欠である。なお、 $O_2$  ガス雰囲気中で前記 1 層の加熱処理を行なつた時には、成長したシリコン層上に  $SiO_2$  膜が形成されるので、これを除去した。

このようにして、加熱処理を施した第 1 のシリコン層上に、通常の  $SiH_4$  ガスを用いた気相成長法により、基板温度例えば  $950^\circ C$ 、成長速度毎分 0.3 ミクロンで 0.8 ミクロンの層厚を有する第 2 のシリコン層を形成した。

以上説明した方法により異質基板上に形成された層厚 1 ミクロンの半導体層シリコンの転位密度を測定した所、 $5 \times 10^7/cm^2$  と極めて小さな値を示した。因みに、単一の製造工程例えば  $SiH_4$

ガスを用い、基板温度  $950^\circ C$ 、成長速度毎分 0.3 ミクロンで 1 ミクロンの層厚のシリコン層を形成した場合では、転位密度  $3 \times 10^8/cm^2$  であつた。

又、半導体層形成時にキャリアガス中に所定量の不純物を混入せしめ、形成後の半導体層のホール(Hall)移動度を測定し<sup>た</sup>。即ち、不純物として 1% リンを混入せしめ、 $n$  型  $1 \times 10^{16}/cc$  のキャリアを有するシリコン半導体層を形成した所、この半導体層のホール移動度は  $650 cm^2/V \cdot sec$  となつた。因みに、従来の単一工程で形成した半導体層のホール移動度は、 $450 cm^2/V \cdot sec$  と低かつた。

このように、転位密度が小、ホール移動度が大なる半導体層は、成長を 2 度に分けて行なうと同時に、第 1 の半導体層を一度、高温熱処理することにより初めて得られるものである。このような高温熱処理工程が本発明に於いて重要である。さらにこの高温熱処理の効果は、第 1 の半導体層が数百オングストロームと薄い方が良好であつた。

#### 実施例 1-b

グストロームの  $Si$  多結晶層を形成した。この時、キャリアガスとしては酸素ガスを用い、成長温度  $700^\circ C$ 、0.1%  $SiH_4$  ガスによつて形成した。

次いで、この  $Si$  多結晶層をアルゴンガス雰囲気、温度  $1150^\circ C$  で 60 分間加熱処理した。雰囲気ガスとしては他に、酸素ガス、窒素ガス等を使用することができる。

このような加熱処理を行つた後、成長温度例えば  $700^\circ C$ 、0.1%  $SiH_4$  ガスを用い、層厚 3000 オングストロームの多結晶  $Si$  層を成長させた。このようにして形成した多結晶  $Si$  層の結晶粒の大きさは 1~5 ミクロンにもなつた。

比較のため、成長を  $700^\circ C$  で一度で行い、かつ、熱処理を行わず同一厚さの多結晶  $Si$  層を形成した場合、多結晶  $Si$  層の結晶粒はせいぜい数百オングストロームであつた。又、比抵抗についても本発明により約 1 桁の低下があり、この結晶粒の比較とも一致する結果を得た。さらに、平面平滑度もすぐれた層が得られている事も確認された。

異質基板として (111) 面  $CaF_2$  を用い、 $Q_0$  の成長を行つた。まず、真空度  $3 \times 10^{-7}$  Torr.、基板温度  $750^\circ C$  で層厚 0.1 ミクロンの  $Q_0$  単結晶膜を成長させた。しかる後、真空中、 $800^\circ C$  で熱処理した。そして、再び  $750^\circ C$  で最終層厚 0.5 ミクロンの  $Q_0$  層を成長させた。このようにして成長形成された  $Q_0$  層の転位密度は  $1 \times 10^8/cm^2$  であつた。

因みに、同一条件で熱処理工程を経ずに形成された  $Q_0$  層の転位密度は  $5 \times 10^9/cm^2$  であつた。

#### 実施例 2

前記実施例 1-a、1-b においては異質基板上に単結晶半導体層を形成した場合を説明したが、例えば多結晶半導体層を形成する場合でも本発明は適用が可能である。

一例として、 $SiO_2$  層を基板上に多結晶  $Si$  層を成長させた場合について説明する。

まず、例えば  $Si$  を通常の熱酸化法により表面酸化し、 $SiO_2$  層を形成する。そして、この  $SiO_2$  層上に気相成長法により厚さ、例えば 200 オン

以上説明したように、本発明の特徴として、格子欠陥等が少なく、電気的な特性もすぐれた単結晶半導体層が得られること、又、結晶粒が大でより低抵抗の多結晶半導体層が得られることが挙げられる。

なお、単結晶半導体層成長用異質基板としては、サファイア、水晶、 $B_2O_3$ 、 $LiNbO_3$ などの絶縁性単結晶基板；GaAs、GaP、Ge、Si、CdSe、CdTeなどの半導体単結晶基板；金属単結晶基板等を用いることができる。多結晶半導体層成長用基板としては、これらの他に $B_4N$ 、 $Al_2O_3$ 、その他多結晶基板等を用いることができる。

又、半導体層の成長方法は気相成長法のみに限定されず、真空蒸着、スパッタリング法、イオン打込み法その他全てが可能である。

出願人 工業技術院長 松 本 敬 信

#### 4. 添付書類の目録

(1) 明 細 書	1 通
(2) 願 書 刷 本	1 通
<del>(3) 図 面</del>	<del>1 通</del>
(4) 出願審査請求	1 通

#### 5. 前記以外の発明者、特許出願人または代理人

(1) 発 明 者